

RtoR 直描露光装置を活用可能な有機薄膜トランジスタ湿式作製プロセスの開発

小泉翔平*, 堀 正和*, 林田洋祐*, 内藤一夫*, 川端誠司*, 鬼頭義昭*

Development of an organic thin-film transistor by a wet fabrication process utilizing roll-to-roll direct imaging exposure system

Shohei KOIZUMI*, Masakazu HORI*, Yosuke HAYASHIDA*, Kazuo NAITO*, Seiji KAWABATA* and Yoshiaki KITO*

フレキシブル基板上に有機薄膜トランジスタ (OTFT) を作製可能なプロセスを開発した。配線形成に無電解めっき法を用いるなど、開発したプロセスは全て湿式かつ低温工程である。そのためロール・トゥ・ロール (RtoR) 方式への適応性は高く、OTFT 回路を大面積基板上に低コストで作製できることが期待できる。今回、RtoR 方式への前段階として、開発した RtoR 直接描露光装置を用い、A4 型大面積フレキシブル基板上に OTFT を作製することに成功した。加えて、OTFT アプリケーション探索の 1 つとして、OTFT アクティブマトリクス回路を用いた圧力センサーデバイスの試作にも成功した。

We developed a method for fabricating an organic thin-film transistor (OTFT) on a flexible substrate by a wet fabrication process utilizing electroless plating. In addition, the OTFT was manufactured on a large-area substrate using a roll-to-roll direct imaging exposure system.

Key words 有機トランジスタ, 湿式工程, 無電解めっき, ロール・トゥー・ロール, フレキシブル基板
organic transistor, wet process, electroless plating, roll-to-roll, flexible substrate

1 はじめに

近年、有機薄膜トランジスタ (Organic Thin Film Transistor; OTFT) に関する研究が盛んに行われている^{1)~7)}。OTFT は、湿式工程で作製可能である点や、非常に高い柔軟性を有する点などの利点を有する^{8)~10)}。よって、低コスト・高生産性が実現可能なロール・トゥー・ロール方式 (RtoR) での量産が期待されている。RtoR に展開するためには、基板にはポリエチレンテレフタレート (PET) やポリエチレンナフタレート (PEN) などのフレキシブル基板材料を用いることが必要不可欠である。しかしながら、上記基板材料は熱可塑性を有しており、熱処理プロセスなどにより形状変化が生じるため、積層構造を作製する際にアライメントが困難となる問題を内在している。この問題を鑑みて、我々は RtoR 直描露光装置 (Fig. 1) を開発した。上記装置は、RtoR 基板搬送システムと直描露光システムより構築された装置であり、アライメントマークを認識して基板変形に追従することが可能である。2017年時点での装置能力としては、解像度 $6\ \mu\text{m}$ 、アライメント精度 $\pm 3\ \mu\text{m}$



Fig. 1 RtoR 直描露光装置

の性能を有している¹¹⁾。今回、我々は上記 RtoR 直描露光装置を活用可能な新規 OTFT 湿式作製プロセスを開発することに成功した。湿式プロセスにより素子を作製する場合、どのようなプロセスで配線形成をするかが大きなポイントとなる。我々は湿式配線形成手法として、無電解めっき法に着目した。無電解めっき法とは化学的に金属薄膜を形成させる手法であり、湿式かつ低温工程で均一性の高い金属膜を得ることが可能である。OTFT 用配線として無電解めっきを用いる場合、如何にめっき膜の平坦性を向上する

* 研究開発本部 材料・要素技術研究所

かがポイントとなる。我々は、めっき下地膜としてアミン系のシランカップリング剤を用いることにより、触媒であるPdまたはPdイオンを化学的に捉えることができ、条件によってはRa 1 nm程度の非常に平坦なめっき膜を得ることに成功した。加えて、我々は新規な半導体膜のパターニング方法を開発した。TIPS-pentaceneなどの可溶性有機半導体材料は、湿式成膜できる利点を有するが、汎用的な有機溶剤に溶けてしまうため、半導体膜上にレジストを成膜することは困難である。そこで、我々は、水溶性レジストを用いることにより、パターニングの問題を解決した。水溶性レジストを活用することで100 μm程度の半導体膜のパターニングが可能となる。以下にOTFTの作製プロセスの詳細と特性評価結果を記す。加えて、RtoR直描露光装置を用いて作製したA4型大型基板OTFT回路試作に関しても合わせて記載する。

2 OTFT 湿式作製プロセス

以下にOTFT作製プロセスの詳細を記す。

基板にはCu膜(150 nm)付きPEN基板($t=100 \mu\text{m}$)を用い、基板サイズは5 cm×6 cmとした。まず、基板にポジ型レジスト溶液(PFI-34A6, 住友化学社製)をディップ成膜し、その後プリバーク(PB)を行った。フォトマスクを介してUVを照射し、その後ポストエクスポージャーバイク(PEB)を行った。次に2.38% TMAH水溶液(NMD-3, 東京応化工業)に基板を浸漬してレジストを現像した後、塩化第二鉄水溶液に基板を浸漬させ、Cu膜のエッチングを行った。その後、基板をアセトンに浸漬してレジストを除去することにより、PEN基板上にゲート(G)電極を作製した。

次にゲート絶縁膜の形成を行った。ゲート絶縁膜材料には感光性エポキシ樹脂を用いた。G電極を作製した基板をUV洗浄した後、感光性エポキシ樹脂溶液をディップ成膜した。感光性エポキシ樹脂溶液には、SU-8 3005(日本化薬社製)をシクロヘキサノンで3.3倍希釈(重量比)して調整したものを用いた。成膜後にPBを行い、その後、フォトマスクを介してUVを照射した。次いで、PEBを行った後、基板をプロピレングリコールモノメチルエーテルアセテート(PGMEA)に浸漬させエポキシ膜の現像を行った。現像後に、ポストバークを行うことにより、ゲート絶縁膜を形成した。

次にソース・ドレイン(SD)電極の作製を行った。基板表面をUV洗浄により表面改質した後、基板全面にアミン溶液をディップ成膜した。アミン溶液には、N-(2-Aminoethyl)-3-aminopropyltrimethoxysilaneをメチルイソブチルケトンで0.2 wt%となるよう希釈した溶液を用いた。アミン層を形成した後、無電解めっき用触媒溶液であるPd溶液(アクチベーター7331, メルテックス社製)に基板を浸漬

し、基板に触媒を付与した。水洗した後、無電解Niめっき浴(メルプレートNi-6575, メルテックス社製)に基板を浸漬させ、基板全面に無電解Niめっき膜を形成した。基板を水洗・乾燥させた後、ポジ型レジストをディップ成膜し、PBを行った。次いで、フォトマスクを介してUVを照射した後、120℃で5分間PEBを行い、2.38% TMAH水溶液に基板を浸漬してレジストを現像した。基板を水洗した後、加温した混酸水溶液($\text{H}_3\text{PO}_4 : \text{CH}_3\text{COOH} : \text{HNO}_3 : \text{H}_2\text{O} = 10 : 1 : 1 : 2$ 重量比)に基板を浸漬し、無電解Niめっき膜のエッチングを行った。水洗後、基板をアセトンに浸漬してレジストを除去した後、無電解置換Auめっき浴(スーパーメックス#255, メタロー社製)に基板を浸漬し、Ni配線表面をAuで置換した。続いて、無電解還元Auめっき浴(スーパーメックス#880, メタロー社製)に基板を浸漬することにより、Auの厚付けを行った。水洗した後、乾燥のため基板を熱処理することにより、SD電極を作製した。無電解Auめっき処理することにより、Niめっき配線端部までAuで被覆することが可能となる。Fig. 2に無電解めっきにより作製した配線の断面SEM像を示す。ボトムゲート・ボトムコンタクト型のトランジスタを作製する場合、キャリアは主に電極端部よりチャネルに注入される。そのため、電極端部は半導体材料とエネルギー的に整合のとれた金属材料であることが望まれる。p型の有機半導体材料と相性のよい金属材料としてはAuが一般的であるが、真空成膜の場合はTiやCrなどの密着層が必要である。しかし、これらは有機半導体材料とのエネルギー的な相性が悪いため、大きなコンタクト抵抗を生じることになる。我々の手法であれば端部一面をAuで被覆することができ、加えて高価なAuを最表面のみ薄く形成できるため、コスト面においても利点があると考えている。

次に半導体層の形成を行った。SD電極を作製した基板をUV処理した後、絶縁膜表面修飾のため、0.5 wt%トリメトキシフェニルシラン(東京化成工業社製)トルエン溶

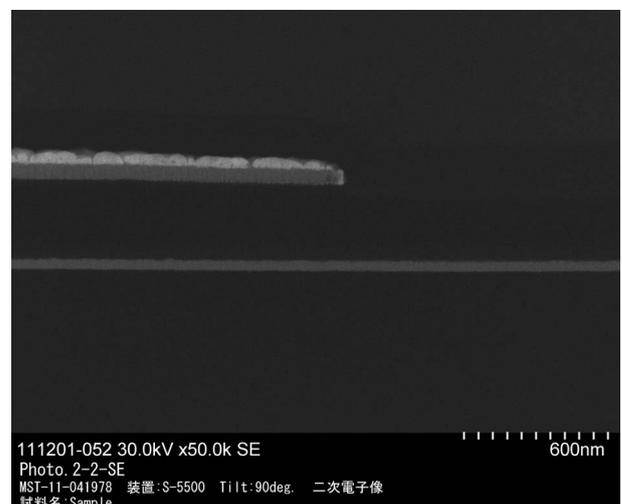


Fig. 2 無電解めっきで作製した配線の断面SEM像

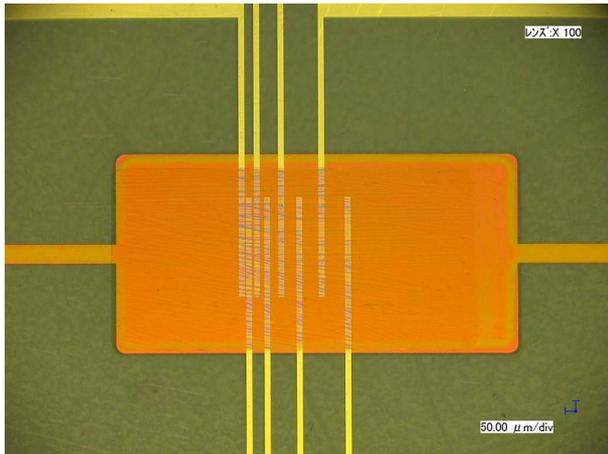


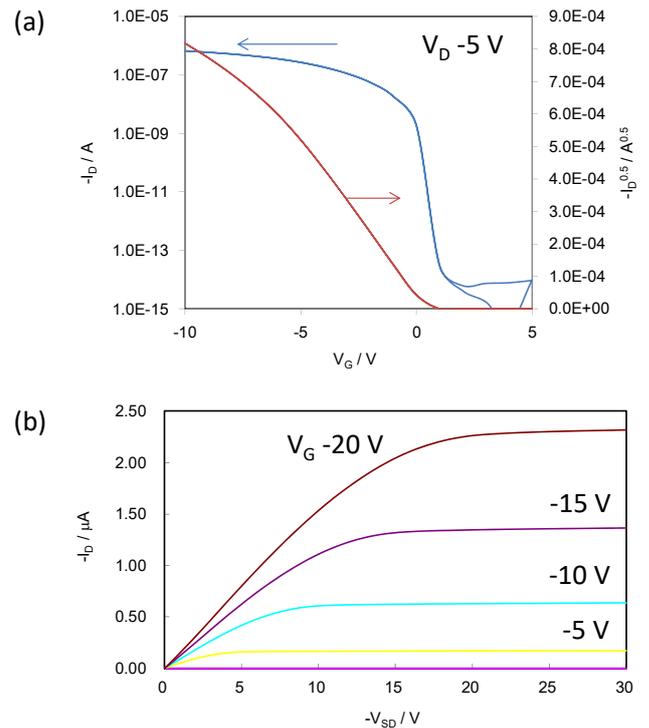
Fig. 3 フレキシブル基板上に作製した OTFT の光学顕微鏡像

液をディップ成膜した。次いで、熱処理を行った後、基板をペンタフルオロベンゼンチオール (PFBT) トルエン溶液に浸漬し、SD 電極の表面修飾を行った。PFBT を電極表面に修飾することにより、PFBT 分子のダイポールの効果により電極表面の仕事関数が深くなるため、有機半導体層へのホールキャリアの注入が容易となる。そのためコンタクト抵抗の小さい OTFT を作製できるようになる。基板をエタノールに浸漬してリンスした後、半導体溶液をディップ成膜した。半導体溶液には、TIPS-pentacene (シグマアルドリッチ社製) とポリスチレン (PS) (Mw ~280000, シグマアルドリッチ社製) がそれぞれ 1 wt% と 0.4 wt% となるようにトルエンで希釈した溶液を用いた。半導体溶液成膜のディップ成膜に関しては、引き上げと保持を繰り返すことによりある程度結晶粒のそろった薄膜が成膜可能となる。半導体層を形成した後、基板全面に水溶性のネガ型レジストである BIOSURFINE-AWP 水溶液 (東洋合成工業社製) をスピン成膜した。BIOSURFINE-AWP 膜を自然乾燥させた後、フォトマスクを介して UV を照射した。露光後、基板を水に浸漬することにより、BIOSURFINE-AWP 膜の現像を行った。基板を乾燥した後、基板をトルエンに浸漬して半導体膜のパターニングを行った。最後に熱処理を行うことにより、フレキシブル基板上に OTFT を作製した。

以上が OTFT 作製プロセスの詳細であるが、工程は全て湿式であり、各工程における熱処理温度は 120°C 以下の低温である。フレキシブル基板上に作製した OTFT の光学顕微鏡像を Fig. 3 に示す。チャンネル方向に平行な方向に伸びるようにして TIPS-pentacene 結晶が成膜できていることを確認した。

3 OTFT 評価結果

Fig. 4 にフレキシブル基板上に作製した OTFT (チャンネル長 $L=40 \mu\text{m}$, チャンネル幅 $W=500 \mu\text{m}$) の伝達特性 (a) および出力特性 (b) を示す。作製した OTFT の閾値電圧

Fig. 4 フレキシブル基板上に作製した OTFT (チャンネル長 $L=40 \mu\text{m}$, チャンネル幅 $W=500 \mu\text{m}$) の伝達特性 (a) および出力特性 (b)

V_T は 0.4 V, Subthreshold swing (SS) は 0.21 V/dec, 移動度は $0.41 \text{ cm}^2/\text{Vs}$ であった。作製した OTFT はヒステリシスが十分小さく、また SS も良好であることより、良好な半導体界面が形成されていると思われる。これは、TIPS-pentacene と PS の層分離による効果であると考えている¹²⁾¹³⁾。

上記評価結果より、本プロセスで作製した OTFT は比較的良好な性能を有し、回路駆動用素子として活用できると期待される。小型基板での原理確認ができたため、次に大型基板上への作製を検討した。

4 大型基板上への OTFT 回路試作

RtoR 方式への展開の前段階として枚葉大型基板への作製を検討した。基板は $270 \text{ mm} \times 360 \text{ mm}$ サイズの Cu 膜付き PEN 基板を用い、 $210 \text{ mm} \times 300 \text{ mm}$ のエリアに OTFT アクティブマトリクス回路を作製した。A4型フレキシブル基板上に OTFT を作製するにあたり、全ての露光プロセスは開発した RtoR 直描露光装置を用いて行った。RtoR 直描露光装置内にあるメインロールに枚葉基板を貼り付けて露光を行った。2nd 露光以降は、装置内カメラでアライメントマークを認識することにより行った。また、大型基板では、材料成膜は全て RtoR ダイコート装置を用いて行った。ダイコートは RtoR 方式への適応性が高く、高い生産性が期待できる成膜手法である。ダイコート装置のメインロールに枚葉基板を直り付けて、材料成膜を行った。

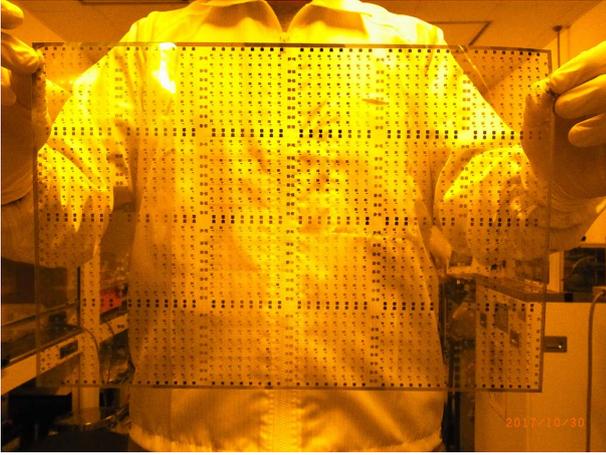


Fig. 5 OTFT アクティブマトリクス回路大型基板

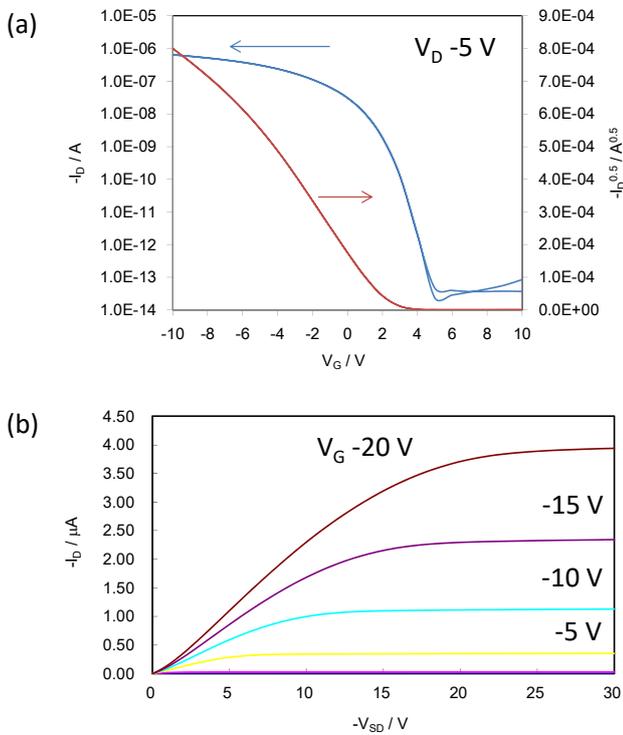


Fig. 6 大型フレキシブル基板に作製した OTFT (チャンネル長 $L=55 \mu\text{m}$, チャンネル幅 $W=500 \mu\text{m}$) の伝達特性 (a) および出力特性 (b)

作製した OTFT アクティブマトリクス回路大型基板写真を Fig. 5 に示す。また、大型基板上に作製した OTFT の伝達特性および出力特性を Fig. 6 に示す。作製した OTFT のチャンネル長は $55 \mu\text{m}$ 、チャンネル幅は $500 \mu\text{m}$ である。OTFT 特性評価結果より、大型基板上に作製した OTFT は、低電圧駆動可能であり、ヒステリシスの十分小さい良好な特性を示すことが分かった。76 個の OTFT を評価した際の平均移動度は $0.18 \text{ cm}^2/\text{Vs}$ であり、最高値は $0.5 \text{ cm}^2/\text{Vs}$ であった。移動度の不均一性が大きい理由としては、半導体膜の結晶性の不均一性が主の要因であると考えている。半導体成膜条件を最適化することにより、特性ばらつきの改善が見込める。以上の結果より、我々が開発した OTFT 作製プ

ロセスは、大型基板への応用も十分可能であることが分かった。今後は、RtoR 方式での素子作製検討と OTFT のアプリケーション探索を進めていく。

5 プロセスの開発とその応用

OTFT の研究は盛んに行われているものの、今だ IGZO に代表される酸化半導体トランジスタに比べて移動度や安定性に乏しいのが実状である。近年の材料開発により、OTFT の性能は向上しているものの、実用化に向けて改善すべき課題は山積しており、OTFT の市場は現状ほとんどないと言って良い。酸化半導体やシリコン半導体トランジスタと差別化したディスプレイ以外の新たなアプリケーションを見出すことが必要である。

今回、我々は OTFT の一つのアプリケーションとして、圧力センサーデバイスの試作を行った。OTFT の利点の大きな 1 つは、やはり柔軟性に富む点であり、無機半導体トランジスタと差別化できる特徴である。圧力センサーデバイスであれば、柔らかく割れにくい有機材料の特徴を最大限に活用できると期待される¹⁴⁾。

センサーデバイス用 OTFT アクティブマトリクス (8×8) 回路基板写真を Fig. 7 に示す。OTFT アクティブマトリクス上に感圧導電性ゴムおよび Common 電極を乗せることで圧力センサーデバイスとして機能する。感圧導電性ゴムは、圧力が印加されるとゴム中に分散した導電性粒子が接触し抵抗が小さくなる材料である。作製した圧力センサーデバイスの断面模式図を Fig. 8 に示す。作製した圧力セン

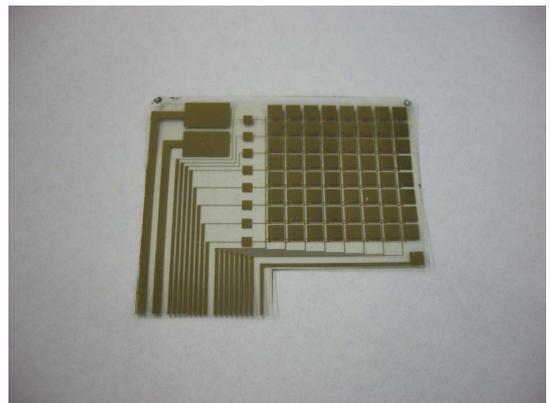


Fig. 7 圧力センサーデバイス用 OTFT アクティブマトリクス回路基板写真

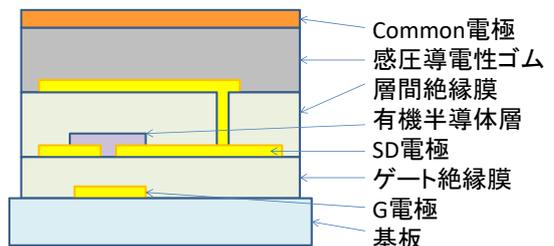


Fig. 8 作製した OTFT 圧力センサーデバイスの断面



Fig. 9 OTFT 圧力センサーデバイス駆動実験結果

センサーデバイスを電気回路基板に接続し、マイクロコンピュータでデバイスの制御を行った。読みだされる電圧の変化を検出することにより、マトリクスのどの部分に圧力がかかったかを特定することができる。Fig. 9 は OTFT 圧力センサーデバイスの駆動実験結果である。マトリクス中の 2 点に圧力を印加した際のアウプットをディスプレイ上に表示することに成功した。原理確認のための実験であり、今回作製した 1 つのマトリクスは 3 mm □程度と大きい。今後は露光プロセスの特徴を出すためにも微細化検討を進めていきたい。加えて、OTFT の特徴を更に上手く活かせる様なアプリケーションを見出していきたいと考えている。

6 まとめ

本研究では、OTFT 作製プロセスを開発し、A4 型大型フレキシブル基板上に OTFT アクティブマトリクス回路を作製することに成功した。本 OTFT 製造プロセスは、湿式・低温工程であり、基本的にすべてのプロセスは RtoR 方式に適用することができる。また、直接描画露光装置を用いることで、基板が変形した場合でも、高精細な配線形成および位置合わせが可能となる。以上の結果は RtoR 方式に

よる OTFT 回路基板の量産が実現できることを期待させる結果であると言える。

参考文献

- 1) C. D. Dimitrakopoulos and P. R. L. Malenfant: *Adv. Mater.*, **14** (2002) 99-117.
- 2) C. R. Newman, C. D. Frisbie, D. A. Da Silva Filho, J.-L. Bredas, P. C. Ewbank and K. R. Mann: *Chem. Mater.*, **16** (2004) 4436-4451.
- 3) Y.-Y. Lin, D. J. Gundlach, S. F. Nelson and T. N. Jackson: *IEEE Electron Device Lett.*, **18** (1997) 606-608.
- 4) M.-H. Yoon, H. Yan, A. Facchetti and T. J. Marks: *J. Am. Chem. Soc.*, **127** (2005) 10388-10395.
- 5) R. Ruiz, A. Papadimitratos, A. C. Mayer and G. G. Malliaras: *Adv. Mater.*, **17** (2005) 1795-1798.
- 6) G. Gu, M. G. Kane, J. E. Doty and A. H. Firester: *Appl. Phys. Lett.*, **87** (2005) 243512.
- 7) H. A. Becerril, M. E. Roberts, Z. Liu, J. Locklin and Z. Bao: *Adv. Mater.*, **20** (2008) 2588-2594.
- 8) S. K. Park, T. N. Jackson, J. E. Anthony and D. A. Mourey: *Appl. Phys. Lett.*, **91** (2007) 063514.
- 9) S. Chung, S. O. Kim, S.-K. Kwon, C. Lee and Y. Hong: *IEEE Electron Device Lett.*, **32** (2011) 1134-1136.
- 10) K. Fukuda, Y. Takeda, Y. Yoshimura, R. Shiwaku, L. T. Tran, T. Sekine, M. Mizukami, D. Kumaki and S. Tokito: *Nat. Commun.*, **5** (2014) 4147.
- 11) Y. Kito, M. Hori, Y. Hayashida, T. Suzuki, H. Komiyama, T. Watanabe, T. Kurashige, M. Kato and K. Nara: *Proceeding of IDW16*, (2016) 515-518.
- 12) D. K. Hwang, C. Fuentes-Hernandez, J. D. Berrigan, Y. Fang, J. Kim, W. J. Potscavage, Jr., H. Cheun, K. H. Sandhage and B. Kippelen: *J. Mater. Chem.*, **22** (2012) 5531-5537.
- 13) A. F. Paterson, N. D. Treat, W. Zhang, Z. Fei, G. Wyatt-Moon, H. Faber, G. Vourlias, P. A. Patsalas, O. Solomeshch, N. Tessler, M. Heeney and T. D. Anthopoulos: *Adv. Mater.*, **28** (2016) 7791-7798.
- 14) D. Elkington, N. Cooling, W. Belcher, P. C. Dastoor and X. Zhou: *Electronics*, **3** (2014) 234-254.